

RECENZJA ROZPRAWY DOKTORSKIEJ

opracowana na zlecenie Pana prof. dra hab.inż. Krzysztofa Wincza Prodziekana Wydz.
Informatyki, Elektroniki i Telekomunikacji AGH w Krakowie

Tytuł rozprawy: „Adaptacyjny, nisko stratny kodek delta z nierównomiernym próbkowaniem – problemy synchronizacji i rozwiązania układowego w technologii CMOS”.

Doktorant: mgr inż. Juliusz Godek

Promotor: dr hab. inż. Ryszard Golański, prof. AGH.

1. Uwagi wstępne

Dążenie do miniaturyzacji sprzętu elektronicznego pociąga za sobą stosowanie układów o coraz większym stopniu scalenia i mniejszych stratach mocy. Jednocześnie dla poprawnej transmisji/przetwarzania sygnałów o zmiennych czasach narastania/opadania stosuje się kodery o zmiennym kroku kwantyzacji i zmiennym odstępem próbkowania oraz dekodery odtwarzające sygnał analogowy z takiego ciągu próbek. Dobrze w tej roli sprawdzają się kodeki ANS-DM (Adaptive Non-uniform Sampling- Delta Modulation), ewentualnie kodeki NS-DM. W układzie koder-dekoder pracującym z nierównomiernym próbkowaniem szczególnego znaczenia nabiera synchronizacja zegarów obydwu urządzeń. Są to problemy ciekawe z poznawczego punktu i ważne z aplikacyjnego punktu widzenia szczególnie dla telekomunikacji oraz akwizycji i przetwarzania sygnałów w elektronice. W nurcie prac nad tymi zagadnieniami lokuje się recenzowana rozprawa doktorska.

2. Cel rozprawy

Celem rozprawy było zaprojektowanie kodeka ANS-DM w sposób możliwy do implementacji w układzie scalonym CMOS. Drugim celem umożliwiającym realizację pierwszego było rozwiązanie problemów związanych z synchronizacją kodera i dekodera w sytuacji w systemie transmisyjnym, w którym występuje nierównomierny czas trwania bitów (cecha koderów ANS-DM). Obydwa cele zostały przez doktoranta zrealizowane.

3. Zawartość i charakter rozprawy

Rozpraw składa się ze wstępu, trzech rozdziałów, podsumowania i dodatków. W rozdziale pierwszym zawarty jest literaturowy przegląd jednobitowych przetworników delta z adaptacją kroku próbkowania rozdzielczości kwantyzacji.

Rozdział drugi poświęcony jest analizie problemów związanych z synchronizacją zegarów systemu kodera i dekodera ANS-DM czyli w systemie w którym występuje zmienny czas trwania bitów. Dla wypracowania wniosków, które przyczyniły się do opracowania i konstrukcji układu synchronizacji doktorant opracował stanowisko badawcze z wykorzystaniem karty ewaluacyjnej z układem FPGA Spartan firmy Xilinx.

W rozdziale trzecim doktorant zawarł rozważania prowadzące do zaprojektowania systemu koder-dekoder ANS-DM w technologii CMOS. Szczególną uwagę zwrócił uzyskanie niskich strat mocy (np. w tym celu zastosował zmodyfikowany integrator paczkowy jako przetwornik cyfrowo analogowy). Warto podkreślić, że prace badawcze doktoranta zostały zwieńczone projektem, wykonaniem i zbadaniem właściwości kodeka wykonanego w technologii AMS 350nm.

Szczegółowe dane, opisy, schematy ideowe i montażowe, przebiegi czasowe oraz wyprowadzenia niektórych wzorów zostały zawarte w dodatkach,

Zamieszczony powyżej przegląd zawartości rozprawy pozwala sformułować wniosek, że ma ona **charakter teoretyczno-eksperymentalny**. Można ponadto stwierdzić, że rozkład akcentów pomiędzy teorię i eksperymenty jest niemalże równomierny.

Rozprawa ma trochę charakter podręcznika. Doktorant szczegółowo szeroko omawia przetworniki delta, znane sposoby synchronizacji kodera i dekodera, kodowanie bitowe, systemy pętli fazowych, rodzaje filtrów analogowych i przetworniki C/A. Z drugiej strony doktorant zawarł w rozprawie szereg ciekawych i innowacyjnych pomysłów dotyczących synchronizacji kodera i dekodera poprzez usuwanie lub, jak nazwał doktorant, wirtualne wstawianie impulsów zegara głównego. Inne dobre pomysły doktoranta dotyczyły filtrów eliptycznych (zastosowanie symulowane indukcyjności i tranzystorów o dużej rezystancji kanału), dynamicznego komparatora i modyfikacji integratora paczkowego jako przetwornika C/A.

Praca ma bardzo szeroki zakres - jest wielowątkowa - poczynając od analizy struktur przetworników delta, przez struktury kodeków, ich synchronizacji, projekty filtrów eliptycznych, komparatora napięcia, przetwornika C/A, modelowanie w języku VHDL części cyfrowej kodera i dekodera i kończąc na pomiarach fabrykowanych układów na specjalnie opracowanym stanowisku badawczym. Wszystko to wymagało od doktoranta wykonania ogromnej pracy przekraczającej, zdaniem recenzenta, wymagania stawiane zwyczajowo doktorantom.

4. Ocena tez rozprawy

W rozprawie autor sformułował trzy tezy:

1. Zaproponowane rozwiązanie integratora paczkowego jako przetwornika C/A cechuje się niższym poborem mocy i mniejszymi rozmiarami w porównaniu do komercyjnych przetworników C/A o tej samej rozdzielczości.
2. Możliwa jest bezpośrednia synchronizacja koderów i dekodeków ANS-DM na drodze wirtualnego wstawiania lub faktycznego usuwania pojedynczych bitów taktujących zegara głównego.
3. Możliwe jest wykonanie scalonych eliptycznych filtrów dolnoprzepustowych, dla telefonicznego pasma mowy, bez użycia kondensatorów zewnętrznych.

Teza pierwsza naprawdę nie jest tezą a raczej jest wnioskiem z porównania zaprojektowanego przez doktoranta przetwornika C/A z przetwornikami komercyjnymi.

Teza trzecia została wykazana dzięki zastosowaniu przez doktoranta w układach filtrów symulowanych indukcyjności i rezystorów w postaci tranzystorów specjalnych tranzystorów MOS o dużej rezystancji kanału. Jednak warto zauważyć, że w układach FPAA, np. firmy Anadigm, można realizować filtry bez użycia kondensatorów zewnętrznych.

Zdaniem recenzenta ważną tezą jest teza druga dotycząca synchronizacji zegarów kodera i dekodera, którą autor wykazał z powodzeniem proponując swoje własne rozwiązania tego problemu.

3. Wykorzystanie źródeł

Wykaz literatury wykorzystanej do wykonania badań i napisania rozprawy składa się ze 101 pozycji uzupełnione o 3 raporty z realizacji grantów. Przedział czasowy, z którego pochodzą publikacje zamieszczone w wykazie obejmuje prawie 50 lat ale zdecydowana większość publikacji pochodzi z ostatnich 15 lat. Najświeższe publikacje w wykazie to publikacje doktoranta i promotora. Przegląd publikacji świadczy o dobrym rozeznaniu doktoranta w literaturze przedmiotu jego badań. Należy również dodać, że wykazał się on nie tylko bardzo dobrym rozeznaniem w literaturze przedmiotu ale wnikliwością i jasnym formułowaniem wniosków (zdolnością do dostrzegania nierozwiązanych problemów) czego potwierdzeniem są udane konstrukcje układowe i wyniki badań symulacyjnych oraz wykonanych układów scalonych.

4. Główne wyniki rozprawy

W ocenie recenzenta są nimi:

1. Rozwiązanie problemów synchronizacji kodera i dekodera w systemie transmisyjnym o zmiennym czasie trwania bitów tzn. z koderem ANS-DM.
2. Ulepszenie integratora paczkowego przedstawionego w rozwiązaniu patentowym US3706944 a polegające na zastosowaniu jednego źródła prądowego do ładowania i rozładowania kondensatora w układzie, zapewnienie ciągłego poboru prądu ze źródła co zapobiega występowaniu impulsów w przebiegu wyjściowym.
3. Opracowanie i implementację filtrów eliptycznych dolnoprzepustowych (antyaliasingowych) dla telefonicznego pasma mowy z wykorzystaniem żyratorów do symulacji indukcyjności (filtr LC) lub tranzystorów MOS o specjalnych rozmiarach zapewniających uzyskanie dużych rezystancji (filtry RC).
4. Zaprojektowanie i zbadanie właściwości kodeków ANS-DM wykonanych w technologii AMS 350 nm i United Microelectronic Corporation 180 nm.

5. Uwagi i zastrzeżenia

Niektóre uwagi dotyczące edycji:

1. Jeżeli pierwszy raz występuje w tekście jakaś nazwa to powinna najpierw pojawić się w pełnej wersji a później jej skrót/akronim, który może w dalszych partiach tekstu występować już samodzielnie. Np. *Austria Micro System (AMS)* lub *Constant Factor Delta Modulation (CFDM)*.
2. Zamiast określenia „pojedyncze bity taktujące zegara głównego” lepiej byłoby użyć określenia „pojedyncze impulsy taktujące zegara głównego”.
3. Do rzeczowników policzalnych stosuje się określenie „liczba” a nie „ilość”.
4. Do starzeń mających swój przebieg w tym samym czasie stosuje się raczej nazwę „współbieżne” a nie „równoległe”.
5. W podpisach pod niektórymi rysunkami powinny być odsyłacze do literatury. Np. pod rys. 2.1.12 i rys. 2.1.14.
6. Powinno być za pomocą *czegoś* a przy pomocy *kogoś*.
7. Str. 45. Niedokończone zdanie. Powinno być ...usuwanie impulsów zegara głównego odbiornika.
8. Str. 54. Trzeci wiersz od dołu: powinno być „dokonania pomiaru”.

9. W rozprawie pojawiają się powtórzenia wyrazów (jak w ad 1. na str.64 i opisy rzeczy, które można odczytać z rysunku, jak np. opis na str. 86 u góry prezentujący to co da się odczytać z rys. 3.2.13.
10. W rozprawie pojawiają się tzw. „literówki”, które zostały odp. zaznaczone w tekście.
11. Spis literatury nie zawiera podrozdziałów drugiego i trzeciego poziomu.

Uwagi dyskusyjne:

1. Str. 51. Skąd biorą się wzory 2.2.1-2.2.4. ? Z czego wynika współczynnik 1.25 występujący we wzorze 2.2.1?
2. Str. 53, pierwszy wiersz u góry. Zdaniem recenzenta obydwie bloki, niebieski i żółty są blokami sprzętowymi a nie jak napisał autor jeden sprzętowy a drugi programowy.
3. Str. 54. Wyjaśnienia wymaga rola przetrzutników D z rys. 2.3.3. Sprawiają one wrażenie dwubitowego rejestru przesuwającego stanowiącego rodzaj linii opóźniającej. Jeśli tak to jakie to opóźnienie ma znaczenie i o likwidację jakich hazardów chodzi?
4. Str. 62. Wyjaśnienia wymaga dlaczego dla czwartej metody synchronizacji pogorszenie dokładności wywołane usuwaniem impulsów zegara głównego w dekoderyze i co któregoś impulsu zegara głównego w koderze osiąga wartość 3D a nie tylko 2D.
5. Co doktorant rozumie przez tranzystory CMOS?
6. Doktorant na stronie 89 stwierdza, że model tranzystora MOS dostępny dla symulacji jest niezbyt dokładny dla jego potrzeb. Szkoda więc, że doktorant nie pokusił się o ulepszenie tego modelu.
7. To czy uważamy, że przetwornik C/A jest mnożący zależy z jednej strony od tego czy ma on wyprowadzone na zewnątrz wejście napięcia wzorcowego (wtedy mnożące) i od zamiaru projektanta. Jeżeli natomiast napięcie wzorcowe przetwornika jest napięciem wewnętrznym stałym to jest to po prostu przetwornik C/A (bez przymiotnika). Chyba o takie przetworniki chodziło autorowi na rys.3.3.1.

6. Podsumowanie

Pomijając powyższe uwagi krytyczne, jako mało znaczące, należy stwierdzić, że Pan mgr inż. Juliusz Godek zaprojektował struktury kodeków ANS-DM możliwe do implementacji jako układy specjalizowane, dla których opracował innowacyjne rozwiązanie synchronizacji dekodera z koderem, łatwe w implementacji filtry eliptyczne oraz skuteczną modyfikację integratora paczkowego jako przetwornika C/A. Tym samym pan mgr inż. Juliusz Godek potwierdził swoje zdolności i umiejętności do prowadzenia prac badawczych. Wyczerpuje to wymagania stawiane przez obowiązującą ustawę o stopniach i tytule naukowym dlatego stawiam wnioski o dopuszczenie Go do publicznej obrony. Biorąc pod uwagę znaczną dozę innowacyjności zawartą w rozprawie (np. opracowane sposoby synchronizacji koderów i dekodeków, modyfikacja integratora paczkowego), bardzo szeroki zakres zagadnień w niej rozważanych, zaprojektowanie i wykonanie układów, oraz wykonane badania proponuję jej wyróżnienie.

E. 